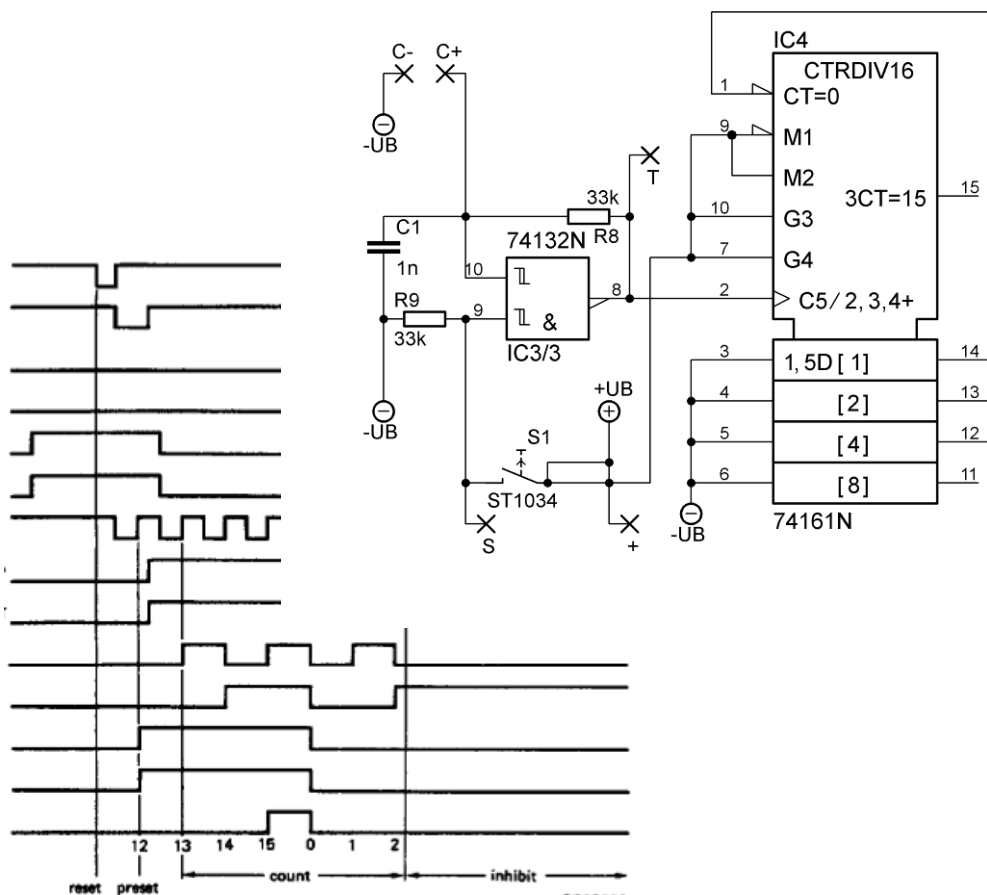


Umdruck zum Versuch

Basis 3 Grundlagen einfacher digitaler Schaltungen

Elektronischer Würfel



© 2012

Institut für Elektrische und Optische Nachrichtentechnik
Prof. Dr.-Ing. Manfred Berroth
Pfaffenwaldring 47
70550 Stuttgart
<http://www.int.uni-stuttgart.de/>

Institut für Signalverarbeitung und Systemtheorie
Prof. Dr.-Ing. B. Yang
Pfaffenwaldring 47
70550 Stuttgart
<http://www.iss.uni-stuttgart.de/>

Institut für Automatisierungs- und Softwaretechnik
Prof. Dr.-Ing. Dr. h. c. P. Göhner
Pfaffenwaldring 47
70550 Stuttgart
<http://www.ias.uni-stuttgart.de/>

Autoren: Dipl.-Ing. Andreas Beck
Dr.-Ing. Wolfgang Vogel
Dr.-Ing. Christof Zeile
Überarbeitung: Florian Moldenhauer

1. Inhalt

1. Inhalt.....	I
2. Grundlagen.....	1
2.1. Das NICHT-Gatter.....	1
2.2. Das UND-Gatter.....	2
2.3. Das ODER-Gatter.....	2
2.4. Das EXCLUSIV-ODER-Gatter.....	3
2.5. Regeln für Logische Verknüpfungen.....	4
2.6. Technische Realisierung.....	6
2.7. Weitere für den Versuch wichtige Bauelemente und Schaltungen.....	7
3. Vorbereitung des Versuchs.....	11
3.1. Funktionsweise des Würfels.....	11
3.2. Verwendete ICs.....	12
3.2.1. Spannungsversorgung mit 78L05.....	12
3.2.2. Takterzeugung mit NAND-Gatter 74HC132.....	13
3.2.3. Zählerbaustein (74HC161).....	15
3.2.4. Darstellung der gewürfelten Zahl.....	17
3.2.5. Decodierlogik.....	17
3.3. Vorbereitungsfragen.....	18
4. Durchführung des Versuchs.....	22
4.1. Sicherheitshinweise.....	22
4.2. Werkzeuge und Geräte.....	22
4.3. Bestückung der Platine.....	22
4.4. Inbetriebnahme:.....	24
5. Zusätzliche Quellen und Hinweise.....	25
6. Lösungsblatt.....	26
7. Platine.....	27
8. Gesamtschaltplan.....	28

2. Grundlagen

Logische Verknüpfungen von Variablen werden mit Hilfe der Booleschen Algebra (benannt nach dem englischen Mathematiker und Philosophen George Boole, 1815 – 1864) beschrieben. Die Boolesche Algebra beschäftigt sich mit mathematischen Aussagen und ihren Verknüpfungen. Dabei gelten Aussagen als mathematisch, wenn sie klar als WAHR (TRUE) bzw. FALSCH (FALSE) zu bezeichnen sind. Dem Zustand WAHR wird üblicherweise eine 1 und dem Zustand FALSCH eine 0 zugeordnet.

Grundlegende logische Verknüpfungen sind UND (AND), ODER (OR) und NICHT (NOT). Hinzu kommt das EXCLUSIV-ODER (XOR). Zu jeder logischen Verknüpfung existiert auch deren Verneinung: NICHT-UND (NAND), NICHT-ODER (NOR) sowie EXCLUSIV- NICHT-ODER (XNOR).

Sehr oft werden die in Klammern angegebenen verkürzten englischen Bezeichnungen verwendet.

Alle Funktionen können auf die drei Grundelemente UND, ODER und NICHT zurückgeführt werden. Daher besitzen NAND- und NOR-Gatter eine besondere Bedeutung, da man jede Logik-Schaltung ausschließlich aus NAND- oder NOR-Bausteinen aufbauen kann.

In der Elektrotechnik werden die Zustände durch die physikalischen Größen Spannung oder Strom repräsentiert. Die logischen Verknüpfungen realisiert man mit Hilfe von elektronischen Schaltungen, so genannten Gattern (engl. gate).

Gatter besitzen üblicherweise einen Ausgang Y, dessen Zustand sich aus der logischen Verknüpfung der Eingänge A, B, ... ergibt. Zur Beschreibung der Gatter nutzt man so genannte Wahrheitstabellen, die alle möglichen Eingangszustände und den daraus resultierenden Ausgangszustand auflistet.

2.1. Das NICHT-Gatter

Das NICHT-Gatter besitzt nur einen Eingang. Der Ausgang ist immer die Negation des Eingangs. Ein NICHT-Gatter wird in Anlehnung an die Schaltungstechnik oft auch als Inverter bezeichnet.

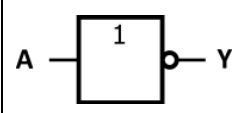
NICHT	$Y = \bar{A}$	Y ist A invertiert		<table border="1"> <thead> <tr> <th>A</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	Y	0	1	1	0
A	Y									
0	1									
1	0									

Tabelle 2.1: NICHT-Gatter

Das Gegenstück zum Inverter ist der Leitungstreiber (engl.: buffer). Sein Ausgang hat immer den gleichen Zustand wie der Eingang, Er spielt vor allem in der Schaltungstechnik eine Rolle, wenn z.B. der Ausgang eines Gatters mit sehr vielen Eingängen nachfolgender Gatter verbunden werden muss oder der Ausgang andere elektronische Schaltungen direkt ansteuern soll.

2.2. Das UND-Gatter

Ein UND-Gatter besitzt zwei oder mehr Eingänge und einem Ausgang, wobei der Ausgang genau dann eine 1 liefert, wenn an allen Eingängen eine 1 anliegt.

Es entspricht dem logischen UND. Oft wird auch die englische Bezeichnung AND bzw. NAND (von engl. and - und bzw. not and – nicht und) verwendet. In der Schaltalgebra wird die UND-Verknüpfung durch den Multiplikations-Punkt (\cdot) oder die Symbole $\&$ oder \wedge dargestellt und wird auch als Konjunktion bezeichnet.

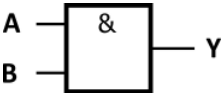
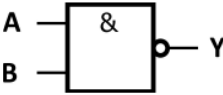
UND (AND)	$Y = A \cdot B$	Y ist A und B		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1
	A			B	Y														
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	
NICHT-UND (NAND)	$Y = \overline{A \cdot B}$ $Y = \overline{A \& B}$ $Y = \overline{A \wedge B}$	Y ist nicht (A und B)		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Y																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	

Tabelle 2.2: UND bzw. NICHT-UND-Gatter

2.3. Das ODER-Gatter

Ein ODER-Gatter ist ein Gatter mit zwei oder mehr Eingängen und einem Ausgang, bei dem der Ausgang genau dann eine 1 liefert, wenn an mindestens einem Eingang eine 1 anliegt. Es entspricht dem logischen ODER. Oft wird auch die englische Bezeichnung OR bzw. NOR (von engl. or - oder bzw. not or – nicht oder) verwendet. In der Schaltalgebra wird die ODER-Verknüpfung durch die Symbole $+$ oder \vee dargestellt und wird auch als Disjunktion bezeichnet.

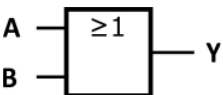
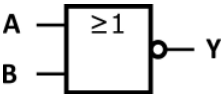
ODER (OR)	$Y = A + B$	Y ist A oder B		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1
	A			B	Y														
0	0	0																	
0	1	1																	
1	0	1																	
1	1	1																	
NICHT-ODER (NOR)	$Y = \overline{A + B}$ $Y = \overline{A \vee B}$	Y ist nicht (A oder B)		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Y																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	0																	

Tabelle 2.3: ODER bzw. NICHT-ODER-Gatter

2.4. Das EXCLUSIV-ODER-Gatter

Ein EXCLUSIV-ODER-Gatter ist ein Gatter mit zwei oder mehr Eingängen und einem Ausgang, bei dem der Ausgang genau dann eine 1 liefert, wenn an ausschließlich an einem Eingang eine 1 anliegt. Es entspricht dem logischen EXCLUSIV-ODER (entweder oder). Meist wird die verkürzte Bezeichnung XOR bzw. XNOR (von engl. eXclusive OR, exklusives ODER) verwendet. In der Schaltalgebra wird die XOR-Verknüpfung durch das Symbol \oplus dargestellt und wird auch Antivalenz genannt.

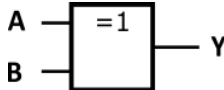
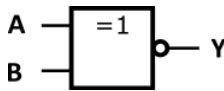
XOR	$Y = A \oplus B$	Y ist exklusiv (A oder B)		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0
A	B	Y																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	0																	
XNOR	$Y = \overline{A \oplus B}$	Y ist nicht (exklusiv A oder B)		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	1
A	B	Y																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	1																	

Tabelle 2.4: EXCLUSIV-ODER bzw. EXCLUSIV-NICHT-ODER

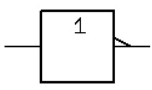
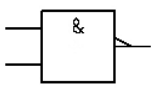
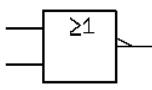
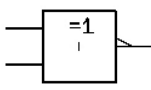
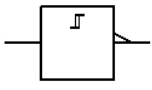
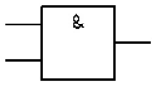
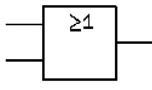
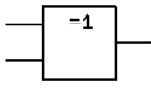
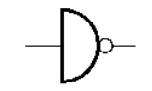
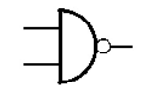
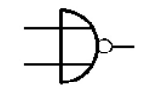
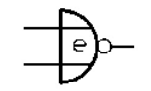
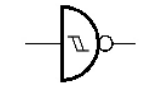
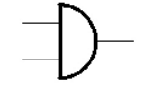
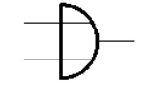
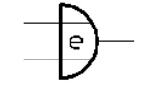
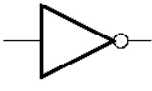
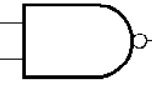

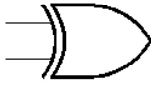
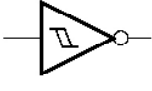



	Inverter / Schmitt-Trigger	NAND / AND	NOR / OR	EXNOR / EXOR
DIN				
				
Europäisch				
				
Amerikanisch				
				

Tabelle 2.5: Verschiedene Schaltsymbole für Gatter

2.5. Regeln für Logische Verknüpfungen

Ebenso wie in der Mathematik („Punkt vor Strich“) gelten für die Verknüpfungen bestimmte Regeln:

- Aussagen in Klammern werden zuerst ausgewertet.
- Danach werden die Negationen berücksichtigt.
- Darauf folgen die UND-Verknüpfungen (Konjunktionen).
- Zuletzt die ODER-Verknüpfungen (Disjunktionen).

Analog gilt hier auch die Faustregel „Klammer vor Punkt vor Strich“, allerdings muss man sich immer darüber im Klaren sein, dass es sich um logische Verknüpfungen und nicht um Additionen oder Multiplikationen handelt! Dies zeigt sich vor allem am Distributivgesetz (2.4) für die ODER-Verknüpfung.

Im Folgenden sind die wichtigsten Gesetze kurz beschrieben.

Kommutativgesetz (Vertauschungsgesetz)

Operanden innerhalb einer Operation lassen sich vertauschen.

$$A \cdot B = B \cdot A \qquad A + B = B + A \qquad (2.1)$$

Assoziativgesetz (Verknüpfungsgesetz)

Die Reihenfolge bei der Ausführung ein und derselben Operation ist beliebig

$$(A \cdot B) \cdot C = A \cdot (B \cdot C) \qquad (A + B) + C = A + (B + C) \qquad (2.2)$$

Distributivgesetz (Verteilungsgesetz)

$$A \cdot (B + C) = (A \cdot B) + (A \cdot C) \qquad (2.3)$$

$$A + (B \cdot C) = (A + B) \cdot (A + C) \qquad (2.4)$$

Idempotenzgesetz

Die Verknüpfung einer Variablen mit sich selbst ergibt wieder die Variable

$$A \cdot A = A \qquad (2.5)$$

$$A + A = A \qquad (2.6)$$

Neutralitätsgesetz (Neutrales Element)

Die Verknüpfung einer Variablen mit dem Neutralen Element ergibt wieder die variable selbst.

Für die UND-Verknüpfung ist das Neutrale Element die 1.

$$A \cdot 1 = A \qquad (2.7)$$

Für die ODER-Verknüpfung ist das Neutrale Element die 0.

$$A + 0 = A \qquad (2.8)$$

Extremalgesetz

Eine UND-Verknüpfung mit einer falschen Aussage ist immer falsch.

$$A \cdot 0 = 0 \quad (2.9)$$

Eine ODER-Verknüpfung mit einer wahren Aussage ist immer wahr.

$$A + 1 = 1 \quad (2.10)$$

Dualitätsgesetz

Eine durch NICHT verneinte falsche Aussage wird wahr.

$$\bar{0} = 1 \quad (2.11)$$

Eine durch NICHT verneinte wahre Aussage wird falsch.

$$\bar{1} = 0 \quad (2.12)$$

Komplementärgesetz

Eine Aussage kann nicht gleichzeitig wahr und falsch sein. Daher ergibt eine wahre und eine falsche Aussage durch UND verknüpft immer eine falsche Aussage.

$$A \cdot \bar{A} = 0 \quad (2.13)$$

Eine wahre und eine falsche Aussage durch ODER verknüpft ergibt immer eine wahre Aussage.

$$A + \bar{A} = 1 \quad (2.14)$$

Absorptionsgesetz

$$A + (A \cdot B) = A \quad (2.15)$$

$$A \cdot (A + B) = A \quad (2.16)$$

Doppelnegationsgesetz (Involution)

Eine doppelte Verneinung ergibt wieder die ursprüngliche Aussage

$$\overline{\bar{A}} = A \quad (2.17)$$

De Morgansches Gesetz

Das Gesetz von de Morgan ist ein hilfreiches Werkzeug, um verschachtelte Ausdrücke aufzuspalten, die dann mit den anderen Gesetzen weiter vereinfacht werden können. Man negiert dazu jeden Operanden einzeln und zusätzlich den ganzen Term und tauscht den Operator aus.

$$\overline{(A \cdot B)} = \bar{A} + \bar{B} \quad \overline{(A + B)} = \bar{A} \cdot \bar{B} \quad (2.18)$$

Häufig wird es in Verbindung mit der Doppelnegation verwendet, um z.B. eine UND-Verknüpfung in eine ODER-Verknüpfung (oder umgekehrt) umzuwandeln. Dies ist notwendig, wenn in einer Schaltung z.B. nur UND-Gatter zur Verfügung stehen.

2.6. Technische Realisierung

Logische Verknüpfungen können in der Elektrotechnik auf verschiedene Arten realisiert werden. Ihnen allen ist gemeinsam, dass logische Zustände wie WAHR bzw. 1 oder FALSCH bzw. 0 durch Elemente der Schaltungstechnik repräsentiert werden.

Sehr einfache logische Verknüpfungen können z.B. mit Hilfe von Schaltern realisiert werden.

Eine Serienschaltung von zwei Schaltern ist eine UND-Verknüpfung, da nur dann Strom fließen kann, wenn S_1 UND S_2 geschlossen sind.

Eine Parallelschaltung hingegen ist eine ODER-Verknüpfung, da Strom fließen kann, wenn S_1 ODER S_2 (oder beide) geschlossen sind.

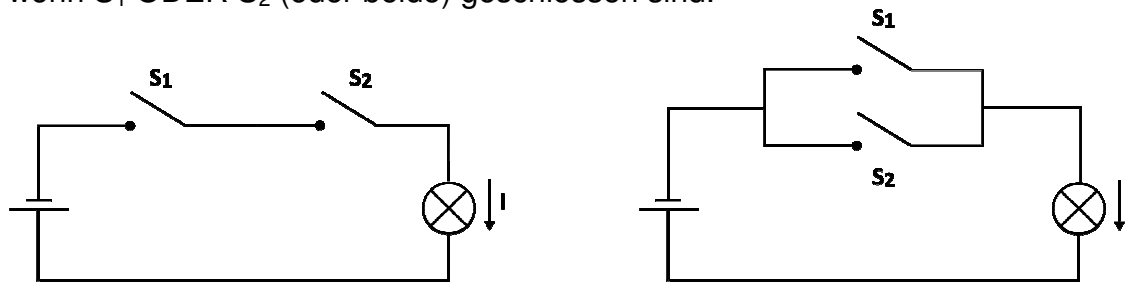


Abbildung 2.1: UND- bzw. ODER-Verknüpfung mit einfachen Schaltern

Einer der ersten Computer, der Z3 von Conrad Zuse, gebaut 1938, war aus ca. 2000 elektromechanischen Relais aufgebaut!

Ein Inverter oder eine EXOR-Verknüpfung ist auf diese einfache Weise nicht realisierbar. Diese Lösung ist auch für komplexere Schaltungen nicht sinnvoll. Daher wurden integrierte Schaltkreise entwickelt, in denen Transistoren die Schaltfunktionen übernehmen. Die Transistoren arbeiten dabei als steuerbare Schalter, die zum einen sehr schnell sind und zum anderen in sehr großer Zahl auf kleinster Fläche untergebracht werden können.

Die Eingangsvariable wird dabei ebenso wie die Ausgangsvariable durch einen Spannungspegel repräsentiert. Dabei ist die Zuordnung der Zustände zu den Spannungen reine Definitionssache!

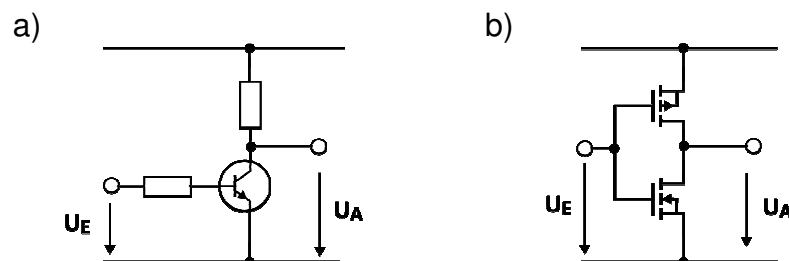


Abbildung 2.2: einfacher Inverter mit a) Bipolartransistor, b) CMOS Inverter

Abhängig von der Art der verwendeten Transistoren (Bipolar, Schottky, MOS) und der Schaltungstechnik (unipolare Transistoren, komplementäre MOS-Transistoren, stromgesteuerte Logik, ...) werden die Gatter in verschiedene Familien eingeteilt.

Widerstands-Transistor-Logik (RTL – engl. resistor transistor logic)

Die erste eigentliche Logikfamilie. Die Gatter werden aus Widerständen und Bipolartransistoren zusammengesetzt. Sie wurde in den 1950er Jahren entwickelt. Die Schaltungen in RTL haben durch die Verwendung von Widerständen eine relativ hohe Verlustleistung und lange Schaltzeiten.

Diode-Transistor-Logik (DTL)

Anfang der 1960er Jahre entstand in Nachfolge zur Widerstands-Transistor-Logik die DTL. In der DTL setzen sich die Gatter eingangsseitig aus Dioden zusammen. Dieser Aufbau führt – im Vergleich zur RTL – zu einer Reduktion der recht hohen Stromaufnahme und zu einer höheren Verarbeitungsgeschwindigkeit.

Transistor-Transistor-Logik (TTL)

Bei der sehr verbreiteten Familie der TTL-Gatter wird die eingangsseitige Diodenschaltung der DTL durch Transistoren ersetzt.

Die TTL-Bausteine haben wie RTL und DTL im statischen Betrieb durch die stromgesteuerte Arbeitsweise eine – im Vergleich zu CMOS – hohe Verlustleistung.

Es wird eine Betriebsspannung von 5,0 V verwendet. Eine Spannung $U < 0,8 \text{ V}$ wird als eine logische 0 bzw. als LOW-Pegel bezeichnet. Eine Spannung $U > 2,0 \text{ V}$ wird als eine logische 1 bzw. als HIGH-Pegel bezeichnet.

Komplementäre MOS-Logik (CMOS – engl. complementary MOS)

Bei CMOS setzen sich die Gatter aus p-Kanal und n-Kanal MOS-Transistoren zusammen (siehe Abbildung 1.2 b)). Dabei wird ausgenutzt, dass bei gleicher Anstevenspannung immer einer der beiden Transistoren sperrt.

Da bis auf einen Querstrom während der Schaltvorgänge kaum Strom fließt, zeichnet sich CMOS, wie schon erwähnt, durch eine niedrige Verlustleistung aus. Wegen der Empfindlichkeit gegen elektrostatische Entladungen werden oft Schutzschaltungen vorgesehen. Übliche Betriebsspannungen liegen zwischen 0,75V und 15V.

Neben den erwähnten Logikfamilien gibt es noch weitere spezielle Familien und Varianten, die aber nicht weiter betrachtet werden sollen. Gleiches gilt für die so genannten tri-state Gatter, die einen dritten, hochohmigen Zustand annehmen können.

2.7. Weitere für den Versuch wichtige Bauelemente und Schaltungen

Die im Versuch zu realisierende Baugruppe enthält einige grundlegende Schaltungen bzw. Bauelemente, deren prinzipielle Funktionsweise im Folgenden kurz erläutert werden soll.

RC-Glied

Das RC-Glied besteht – wie aus dem Namen schon hervorgeht – aus einem Widerstand (R – engl. resistor) und einem Kondensator (C – engl. capacitor), die in Reihe geschaltet sind. In Abhängigkeit der angelegten Spannung U_E findet ein Lade- oder ein Entladevorgang des Kondensators statt (siehe Abbildung 1.3).

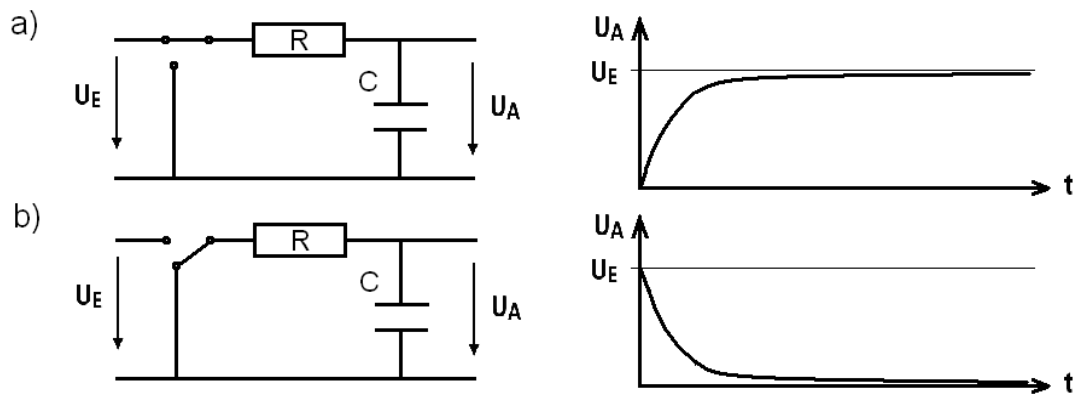


Abbildung 2.3: RC-Glied, a) Ladevorgang und b) Entladevorgang

Während des Ladevorgangs fließt – getrieben durch die angelegte Spannung U_E – ein Strom (Ladung / Zeit) und lädt den Kondensator bis zur Spannung U_E auf, wie auch aus der Kennlinie zu Abbildung 1.3 a) hervor geht. Legt man den Eingang auf Masse, wird der Kondensator über den Widerstand entladen (Abbildung 1.3 b)).

Lade- und Entladevorgang hängen über eine Zeitkonstante zusammen, die sich aus dem Produkt der Werte von Widerstand und Kondensator bestimmt und sich, abgesehen von minimalen Änderungen der Bauteilwerte durch Alterung oder Temperaturunterschiede, nicht ändert.

Eine weitere wichtige Eigenschaft des Kondensators ist, dass die Spannung keinen Sprung aufweisen kann, d. h. zu Beginn des Entladevorgangs ist $U_A = U_E$ (vorausgesetzt der Kondensator war vollständig geladen).

Neben der im Folgenden beschriebenen Nutzung als frequenzbestimmendes Element in Schaltungen zur Takterzeugung wird das RC-Glied häufig als Tiefpass verwendet. In Filterschaltungen können damit hohe Frequenzen im Eingangssignal ausgefiltert werden.

Schmitt-Trigger

Der Schmitt-Trigger ist eine so genannte bistabile Kippschaltung. In Abbildung 2.4 sind das Schaltsymbol und die Übertragungskennlinie dargestellt.

Der Schmitt-Trigger verfügt über eine so genannte Hysterese. Steigt die Eingangsspannung U_E von einem Wert kleiner A her kommend über einen bestimmten Wert B nimmt die Ausgangsspannung U_A den Wert U_- an. Sinkt der Wert von U_E von einem Wert größer B her kommend unter einen bestimmten Wert A nimmt U_A den Wert U_+ an. U_A kippt also bei bestimmten Schwellen zwischen zwei stabilen Zuständen.

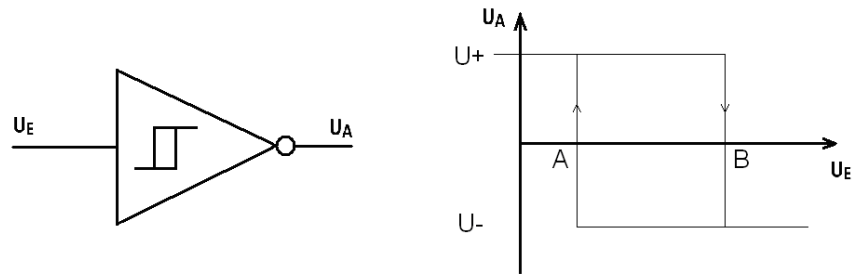


Abbildung 2.4: Schmitt-Trigger, Symbol und prinzipielle Übertragungsfunktion

Die einzelnen Spannungen und Schaltpunkte werden durch die interne Beschaltung des Schmitt-Triggers festgelegt.

Der Schmitt-Trigger kann unter Anderem zur Entprellung von Schaltern, zur Erzeugung steiler Signalfanken und eindeutiger Signalpegel und – wie in der vorliegenden Schaltung – als Teil einer Oszillatorschaltung verwendet werden.

In Abbildung 2.5 wurden Eingang und Ausgang des Schmitt-Triggers durch einen Widerstand miteinander verbunden. Der Eingang ist über einen Kondensator auf Masse gelegt. Das so entstandene RC-Glied wird sich ausgehend von einem ungeladenen Kondensator zunächst aufladen, da sich die Eingangsspannung U_A des Schmitt-Triggers unterhalb des Schaltpunkts A (siehe Abbildung 1.4) befindet und damit der Ausgang U_A auf U_+ liegt.

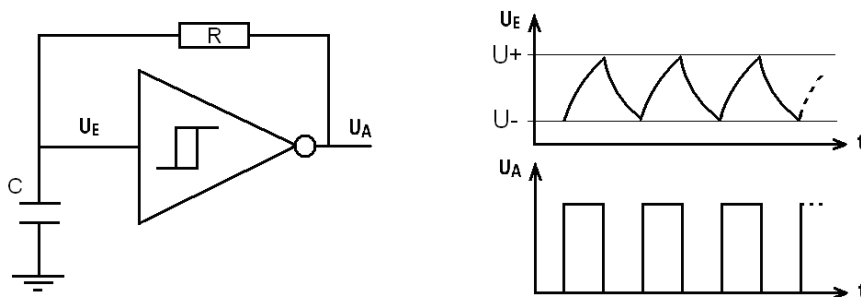


Abbildung 2.5: Oszillator aus Schmitt-Trigger in Kombination mit RC-Glied

Wird nun der Kondensator über den Wert der Schaltspannung B aufgeladen kippt der Schmitt-Trigger. Am Ausgang liegt dann die Spannung U_- und der Kondensator wird sich über den Widerstand entladen, bis die untere Schaltschwelle A erreicht ist und wieder ein Ladevorgang beginnt.

Diese Schaltung erzeugt also ein oszillierendes und – idealer Weise – rechteckförmiges Signal, wie auch dem Schaubild zu $U_A(t)$ in Abbildung 2.5 zu entnehmen ist. Die Taktfrequenz kann über die Werte von Widerstand und Kondensator eingestellt werden.

Zur exakten Einstellung der Frequenz müssen die Umschaltunkte A und B genau bekannt sein!

Dioden und LEDs

Ein weiteres Bauelement, das in der Schaltung verwendet wird, ist die Diode. Eine Diode kann man mit einem Ventil vergleichen. Sie werden meist zum Gleichrichten von Wechselspannungen benutzt oder auch als Verpolungsschutz bei batteriebetriebenen Geräten.

Schließt man die Diode in Sperrrichtung gepolt an, fließt kein Strom beziehungsweise nur ein sehr geringer Leckstrom. Wird die Spannung zu groß, führt dies zum Durchbrechen und unter Umständen zur Zerstörung der Diode.

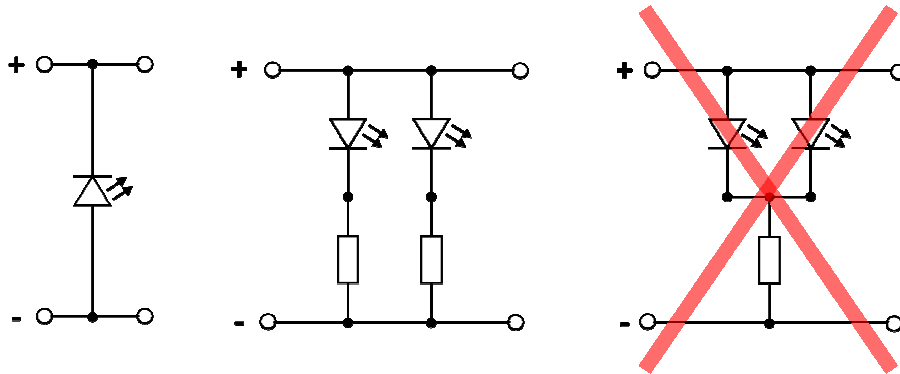


Abbildung 2.6: a) Diode in Sperrrichtung, b) LEDs mit Vorwiderstand, c) unzulässige Parallelschaltung

Wird die Diode in Durchlassrichtung gepolt, nimmt die Leitfähigkeit exponentiell zu, so dass geringe Änderungen in der angelegten Spannung zu großen Stromdifferenzen führen. Auch hier führt eine Überbelastung zur thermischen Zerstörung der Diode. Die Diodengleichung ist in (2.19) gezeigt.

$$I_D = I_S \left(e^{(U_D/nU_T)} - 1 \right) \quad (2.19)$$

- I_D : Diodenstrom
- I_S : Sättigungssperrstrom ($I_S \approx 10^{-12} \text{ A} \dots 10^{-6} \text{ A}$)
- U_D : Spannung an der Diode
- U_T : Temperaturspannung ($U_T = kT/q$)
- n : Idealitätsfaktor (1 ... 2)

Der Sättigungssperrstrom und der Idealitätsfaktor sind dabei diodenspezifische Materialparameter.

Um eine Zerstörung der Diode zu vermeiden, muss der Strom begrenzt werden! Dies wird im einfachsten Fall mit einem Widerstand erreicht (siehe Abbildung 2.6 b)).

Leuchtdioden, besser bekannt unter der Abkürzung LED (Licht emittierende Diode), werden in Durchlassrichtung betrieben. Dabei wechseln Elektronen ihren energetischen Zustand. Die dabei frei werdende Energie wird in Form von Strahlung einer bestimmten Wellenlänge freigesetzt. Die Leuchtstärke ist dabei proportional zum Diodenstrom.

Je nach verwendeten Halbleitermaterialien ergeben sich unterschiedlich große Energiedifferenzen und damit unterschiedliche Wellenlängen. So können durch entspre-

3. Vorbereitung des Versuchs

chende Materialwahl LEDs in unterschiedlichen Farben oder auch im Infrarot- oder Ultraviolettbereich realisiert werden. Im Durchlassbereich fällt an der Diode eine Spannung ab, die typisch für das Halbleitermaterial bzw. die jeweilige Farbe ist.

Material	Farbe	Durchlassspannung
GaAlAs/GaAs	infrarot, rot	1,2 V – 1,8 V
InGaAlP	rot, orange	2,2 V
GaAsP/GaP	gelb	2,1 V
GaP, InGaAlP	grün	2,2 V – 2,5 V
InGaN	grün, (weiß) blau	3,2 V – 4,5 V
Silizium-Diode	-	0,8 V
Germanium-Diode	-	0,4 V

Abbildung 2.7: Zuordnung Halbleitermaterial, Farbe, Durchlassspannung

Da die Strom-/Spannungskennlinien einzelner Dioden auch bei exakt gleichem Material leichte Unterschiede aufweisen, kann man LEDs nicht einfach parallel schalten. Die Diode mit dem kleineren Spannungsabfall würde automatisch den kompletten Strom aufnehmen. Im günstigsten Falle leuchtet damit die zweite Diode gar nicht, im schlechtesten Fall wird die erste durch den Überstrom zerstört. Daher muss beim Parallelbetrieb mehrerer Leuchtdioden jede LED ihren eigenen Vorwiderstand bekommen (siehe Abbildung 2.6 !)

3. Vorbereitung des Versuchs

3.1. Funktionsweise des Würfels

Der Würfel soll nach jedem „Wurf“ eine Zahl zwischen 1 und 6 anzeigen, wobei die Abfolge aufeinander folgender Zahlen zufällig sein soll. Die Wahrscheinlichkeiten für die einzelnen Zahlen sollen alle gleich und unabhängig von den vorangegangenen Würfeln sein.

Die gewürfelten Zahlen sollen wie bei einem echten Würfel in Form von Augen dargestellt werden. Dies wird durch insgesamt sieben geometrisch angeordnete Leuchtdioden (LEDs) realisiert.

Das eigentliche Problem ist die Erzeugung von Zufallszahlen durch eine elektronische Schaltung. Diese arbeiten normalerweise nach klar definierten Gesetzen, somit sind die Signale alle deterministisch und nicht zufällig.

In der vorliegenden Schaltung wird daher eine Schaltung mit klar definierten Zuständen benutzt, der Zufall kommt in Form der menschlichen Reaktionszeit ins Spiel. Im Wesentlichen besteht der elektronische Würfel aus einem Zähler, der von 1 bis 6 zählt. Der Takt für den Zähler wird über einen Taster gestartet und beim Loslassen wieder gestoppt. Da der Takt im Bereich mehrerer Kilohertz liegt, ist die Anzahl der Taktimpulse, die zum Zähler gelangen während der Taster gedrückt wird, mehr oder

minder zufällig. Der menschliche Spieler ist nicht in der Lage, den Zähler exakt bei einem gewünschten Wert anzuhalten.

Das Herzstück der Schaltung ist also ein Zähler. Zähler sind wie auch die Logikgatter als integrierte Bausteine erhältlich. Dabei existieren viele Varianten wie z.B. synchrone und asynchrone Zähler, Dezimal- und Binärzähler mit jeweils verschiedenen Zählerlängen (dezimal 0 ... 9, 4 bit 0 ... 15, etc.). Im vorliegenden Fall wird ein 4-bit Binärzähler verwendet. Da seine Ausgänge den Zählerstand im Dualsystem ausgeben, muss eine Umcodierung erfolgen, damit die Leuchtdioden die passende Augenzahl anzeigen. Hinzu kommt ein Taktgenerator, der die Zählimpulse erzeugt.

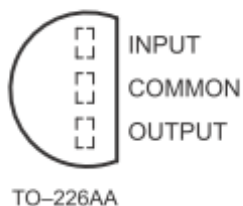
3.2. Verwendete ICs

3.2.1. Spannungsversorgung mit 78L05

Um elektronische Schaltungen zuverlässig unter konstanten Bedingungen betreiben zu können, müssen sie mit einer konstanten Spannung versorgt werden. Die Ausgangsspannung einer Batterie hängt aber vom Laststrom und dem Ladezustand ab. Um trotzdem konstante Verhältnisse zu schaffen, werden Spannungsregler eingesetzt.

Für gängige Spannungspegel (5 V, 12 V, ...) gibt es so genannte Festspannungsregler. Sie sind sehr einfach zu beschalten und regeln eine in gewissen Grenzen beliebige Eingangsspannung auf eine konstante Ausgangsspannung. Die Grenzen für die erlaubte Eingangsspannung ergeben sich einerseits nach oben aus der Durchbruchfestigkeit des Reglers (meist ca. 20 V ... 30 V) und nach unten aus dem minimalen Spannungsabfall über dem Regler (die so genannte dropout Spannung, ca. 1 V ... 2 V). Ein weiteres Merkmal ist der maximal erlaubte Strom durch das Bauelement, der aufgrund der Erwärmung durch die Verlustleistung begrenzt ist. Wird ein solcher Regler mit der maximalen Eingangsspannung von 20 V betrieben und fließt ein Strom von 100 mA, so fallen über dem Bauelement 15 V (20 V – 5 V) ab. Das entspricht einer Verlustleistung von $15 \text{ V} \cdot 0,1 \text{ A} = 1,5 \text{ W}$, die in Wärme umgesetzt werden!

LP PACKAGE
(TOP VIEW)



Eingangsspannung:	7 V ... 20 V
Ausgangsspannung:	5 V
Maximaler Strom:	100 mA
Dropout Spannung:	1,7 V

Tabelle 3.1: Daten des Spannungsreglers vom Typ 78L05

In der vorliegenden Schaltung wird ein Regler des Typs 78L05 verwendet, da Logikbausteine vom Typ 74HC bei Versorgungsspannungen von 2 V bis maximal 6 V arbeiten.

Die gesamte Spannungsversorgung ist in Abbildung 3.1 dargestellt. Als externe Bauelemente benötigt der Spannungsregler (IC_1) nur einen Glättungskondensator jeweils am Eingang (C_2) und am Ausgang (C_3). In der vorliegenden Schaltung ist noch eine

3. Vorbereitung des Versuchs

zusätzliche Diode (D_1) eingebaut, die die Schaltung bei Verpolung schützt. Die Kondensatoren C_4 und C_5 dienen als zusätzliche Blockkondensatoren. Sie sitzen in der Schaltung in der Nähe der Logik-ICs. Durch die internen Umschaltvorgänge entstehen Stromspitzen, die durch diese Kondensatoren geglättet werden.

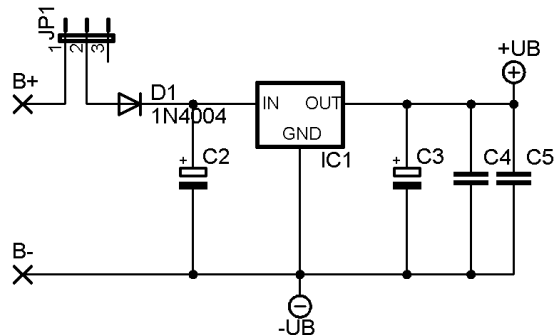


Abbildung 3.1: Spannungsversorgung des Würfels

An den Klemmen B+ und B- wird die Batteriespannung angelegt. Der Jumper J1 dient als Ein- und Ausschalter für die gesamte Schaltung.

3.2.2. Takterzeugung mit NAND-Gatter 74HC132

Der Baustein 74HC132 enthält insgesamt 4 NAND-Gatter mit jeweils zwei Eingängen in einem DIL-14 Gehäuse. Die Anschlussbelegung des Bausteins ist in Abbildung 3.2 gezeigt. Eine Besonderheit dieses Typs sind die Eingänge, die als Schmitt-Trigger arbeiten. Normalerweise sind bei rein digitalen Schaltungen die logischen Pegel durch Spannungsbereiche definiert. Dabei soll der Spannungsbereich für den LOW-Pegel möglichst weit vom HIGH-Pegel entfernt sein. Zwischenwerte sind nicht erlaubt, bzw. verursachen undefinierte Pegel am Ausgang. Ein Baustein mit Schmitt-Trigger-Eingang kann beliebige Eingangspegel verarbeiten, da der Schmitt-Trigger bei festgelegten Spannungspegeln Umschaltunkte hat, so dass er intern immer einen definierten LOW- oder HIGH-Pegel an das eigentliche Logikgatter weitergibt.

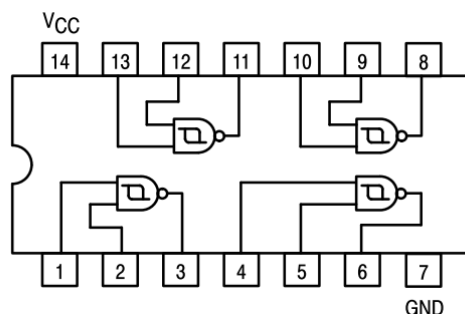


Abbildung 3.2: Anschlussbelegung des Bausteins 74HC132

In Abbildung 3.3 sind die aus dem Datenblatt entnommenen Spannungspegel der Umschaltunkte des Schmitt-Triggers aufgelistet.

3. Vorbereitung des Versuchs

SYMBOL	PARAMETER	$T_{amb} (^{\circ}C)$						UNIT	V_{CC} (V)	
		74HC								
		+25			-40 to +85		-40 to +125			
		min.	typ.	max.	min.	max.	min.			max.
V_{T+}	positive-going threshold	0.7	1.18	1.5	0.7	1.5	0.7	1.5	V	2.0
		1.7	2.38	3.15	1.7	3.15	1.7	3.15		
		2.1	3.14	4.2	2.1	4.2	2.1	4.2		
V_{T-}	negative-going threshold	0.3	0.63	1.0	0.3	1.0	0.3	1.0	V	2.0
		0.9	1.67	2.2	0.9	2.2	0.9	2.2		
		1.2	2.26	3.0	1.2	3.0	1.2	3.0		
V_H	hysteresis ($V_{T+} - V_{T-}$)	0.2	0.55	1.0	0.2	1.0	0.2	1.0	V	2.0
		0.4	0.71	1.4	0.4	1.4	0.4	1.4		
		0.6	0.88	1.6	0.6	1.6	0.6	1.6		

Abbildung 3.3: Transfercharakteristik des Bausteins 74HC132

Es ist zu erkennen, dass die Pegel sowohl von der Versorgungsspannung als auch von der Betriebstemperatur abhängen. Es gibt auch von IC zu IC Streuungen, so dass in den Datenblättern oft die minimal und maximal auftretenden Werte definiert sind.

Ein Gatter dieses Bausteins wird in der vorliegenden Schaltung zur Takterzeugung genutzt. Die Beschaltung ist in Abbildung 3.4 gezeigt. Die prinzipielle Funktionsweise der Takterzeugung mit einem Schmitt-Trigger ist Abschnitt 2.7 beschrieben.

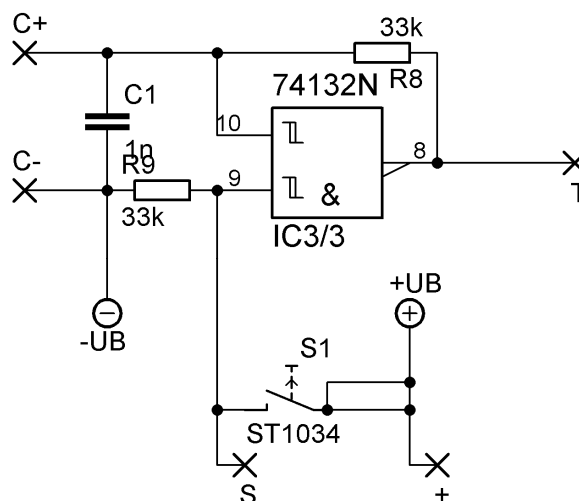


Abbildung 3.4: Takterzeugung des Würfels

Das RC-Glied bestehend aus R_8 und C_1 bestimmt die Taktfrequenz. In der vorliegenden Schaltung ist $R_8 = 33 \text{ k}\Omega$ und $C_1 = 1 \text{ nF}$ gewählt. Auf der Platine befinden sich Kontaktstifte (C+ und C-), über die sich ein weiterer Kondensator parallel zu C_1 legen lässt. Wählt man diesen etwa 1000 x so groß wie C_1 , reduziert sich die Taktfrequenz um eben diesen Faktor, womit das Durchlaufen der Zählerstände bzw. der Würfelaugen so langsam erfolgt, dass es direkt beobachtet werden kann.

3. Vorbereitung des Versuchs

Der Widerstand R_9 zieht einen Eingang (Pin 9) des NAND-Gatters auf Null. Ein derartig geschalteter Widerstand wird deshalb auch als „Pull-Down-Widerstand“ bezeichnet. Damit ist nach der Logiktablelle der Ausgang des Gatters immer auf logisch 1, egal was am zweiten Eingang anliegt. Damit kann der beschriebene Kippvorgang nicht starten, der Taktgenerator ruht.

Erst wenn über den Taster S_1 der Eingang auf logisch 1 gezogen wird, arbeitet das NAND-Gatter wie ein Inverter und der Taktgenerator oszilliert. Sobald der Taster wieder losgelassen wird, stoppt die Oszillation. Über eingelötete Drähte in den Lötstützpunkten „S“ und „+“ kann der Taster kurzgeschlossen werden, der Oszillator läuft dann dauernd. Dies erleichtert das Testen der Schaltung mit dem Oszilloskop.

3.2.3. Zählerbaustein (74HC161)

Der Zählerbaustein 74HC161 enthält einen 4-bit Binärzähler in einem DIL-16 Gehäuse. Die Anschlussbelegung des Bausteins ist in Abbildung 3.5 gezeigt. Wie hier schon zu sehen ist, ist der Baustein wesentlich komplexer aufgebaut als die einfachen Logikgatter.

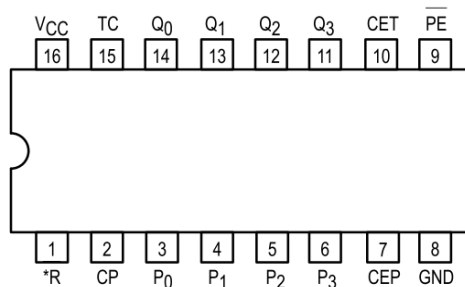


Abbildung 3.5: Anschlussbelegung des Bausteins 74HC161

In Abbildung 3.6 ist der Aufbau etwas detaillierter in Form eines Blockschaltbildes dargestellt.

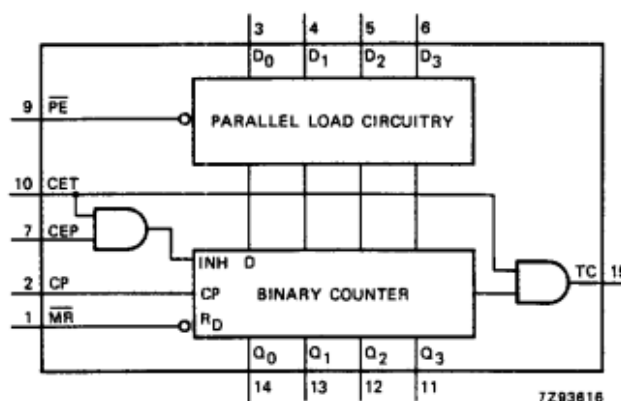


Abbildung 3.6: Blockschaltbild des Bausteins 74HC161

Der eigentliche Zähler ist als *binary counter* gekennzeichnet. Der Zählerstand liegt in binärer Form an den Ausgängen Q_0 (LSB) bis Q_3 (MSB) an. Der Baustein zählt einen Schritt weiter, wenn der Zustand am Eingang CP von LOW nach HIGH wechselt. Dies nennt man einen flankengetriggerten Zähler.

3. Vorbereitung des Versuchs

Über den Eingang **MR** (*master reset*) kann der Zähler unabhängig vom Zustand aller anderen Eingänge auf Null gesetzt werden. Es ist ein asynchroner Reset, da er jederzeit ausgelöst werden kann und sofort auf die Ausgänge wirkt, unabhängig von anderen Signalfanken. Es ist zu beachten, dass dieser Eingang *active low* ist, d.h. ein Reset wird dann ausgelöst, wenn am Eingang ein LOW-Pegel anliegt. Während des Zählens muss ein definierter HIGH-Pegel anliegen.

Über einen HIGH-Pegel am Eingang **CEP** (*count enable input*) wird der Zähler freigegeben.

Im Blockschaltbild sind noch weitere Komponenten zu sehen, die für den Versuchsaufbau nicht weiter verwendet werden. Dazu gehört vor allem die Möglichkeit, einen beliebigen Startwert über die Eingänge D0 bis D3 in den Zähler zu laden. Die Anschlüsse **CET** (*count enable carry input*) und **TC** (*terminal count output*) werden bei mehreren kaskadierten Zählerbausteinen verwendet. Der Eingang **CET** muss bei Verwendung von nur einem Zählerbaustein immer auf HIGH liegen.

In Tabelle 3.2 sind noch einmal alle Anschlüsse mit ihren Bedeutungen aufgelistet.

PIN NO.	SYMBOL	NAME AND FUNCTION
1	$\overline{\text{MR}}$	asynchronous master reset (active LOW)
2	CP	clock input (LOW-to-HIGH, edge-triggered)
3, 4, 5, 6	D ₀ to D ₃	data inputs
7	CEP	count enable input
8	GND	ground (0 V)
9	$\overline{\text{PE}}$	parallel enable input (active LOW)
10	CET	count enable carry input
14, 13, 12, 11	Q ₀ to Q ₃	flip-flop outputs
15	TC	terminal count output
16	V _{CC}	positive supply voltage

Tabelle 3.2: Liste der Anschlüsse des Bausteins 74HC161

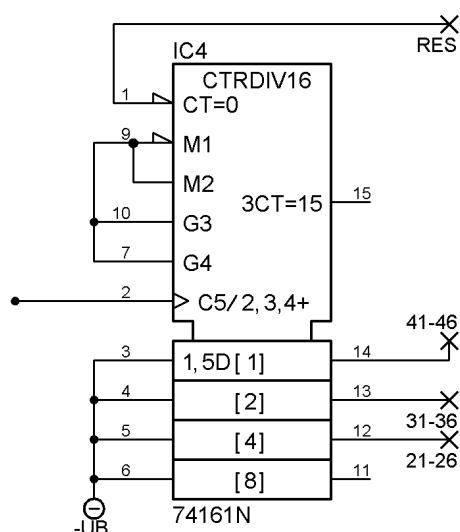


Abbildung 3.7: Zählerbaustein im Schaltplan

Beachten Sie, dass die Bezeichnung der Anschlüsse zum Teil variiert. Im Schaltplan sind die Bezeichnungen des Layoutprogramms Eagle verwendet.

3.2.4. Darstellung der gewürfelten Zahl

Die Augen des Würfels werden mit Hilfe von Leuchtdioden (LEDs) realisiert. Sie sind wie in folgender Abbildung gezeigt angeordnet. Alle Anoden sind gemeinsam mit der positiven Versorgungsspannung verbunden. Die Kathoden führen zu den Vorwiderständen. Auf der Platine sind die LEDs 2/3, 4/5 und 6/7 zu Zweiergruppen zusammengefasst, d.h. die Vorwiderstände sind miteinander verbunden. Diese Punkte sind auf Lötstützpunkte geführt, mit deren Hilfe Sie die Verdrahtung zur Decodierlogik realisieren können.

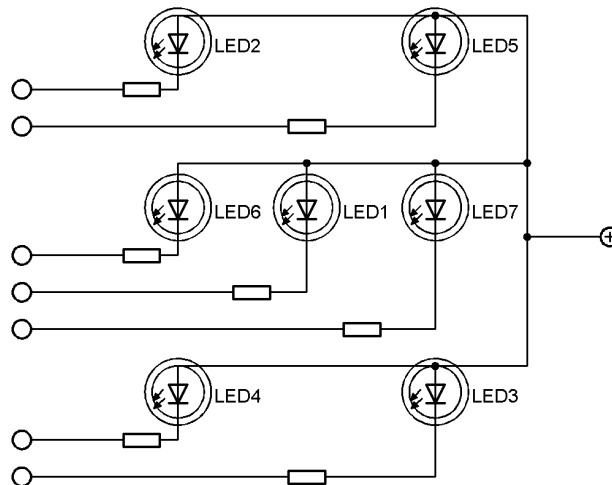


Abbildung 3.8: Anordnung der LEDs

Die LEDs können über die Vorwiderstände direkt mit den Ausgängen der entsprechenden Gatter verbunden werden, da die Gatter über eine ausreichende Stromtreiberfähigkeit verfügen.

3.2.5. Decodierlogik

Zum richtigen Ansteuern der LEDs muss der Binärwert an den Zählerausgängen so umcodiert werden, dass die LEDs die korrekte Augenzahl anzeigen. Die logischen Verknüpfungen der Zählerausgänge mit den LEDs müssen Sie in den Vorbereitungsfragen selbst erstellen. Wie bereits im Theorieteil erwähnt, kann jede logische Verknüpfung auf die Grundelemente NAND und NOR zurückgeführt werden. Mit dem Baustein 4-fach NAND-Gatter 74HC132 stehen Ihnen noch drei ungenutzte NAND-Gatter zur Verfügung. Das vierte wird zur Takterzeugung genutzt.

Der Baustein 74HC02 enthält insgesamt 4 NOR-Gatter mit jeweils zwei Eingängen in einem DIL-14 Gehäuse. Die Anschlussbelegung des Bausteins ist in Abbildung 3.9 gezeigt.

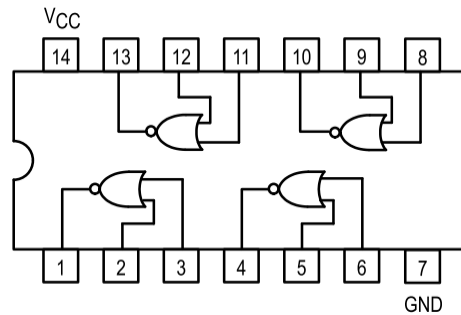


Abbildung 3.9: Anschlussbelegung des Bausteins 74HC02

Auf der Platine finden Sie einen Bereich mit einer regelmäßigen Anordnung von Lötstützpunkten, die zu den Ein- und Ausgängen der Gatter sowie zu den Zählerausgängen führen. Mit Hilfe dieser Lötstützpunkte können Sie die Gatter miteinander verdrahten.

Wenn Sie die Leitungsführung auf der Platine genau betrachten, sehen Sie, dass sowohl vom 74HC02 als auch vom 74HC132 nur jeweils zwei Gatter auf die Lötstützpunkte geführt sind. Dies genügt jedoch für die Decodierung.

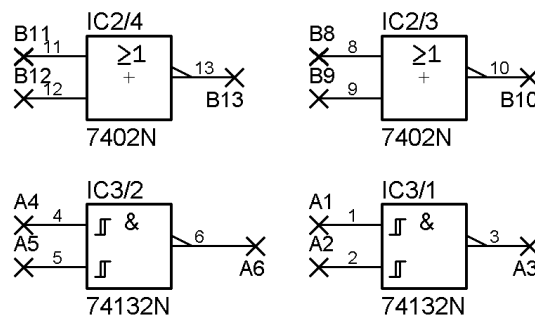


Abbildung 3.10: Gatter für die Decodierlogik

Bei weiterer Betrachtung der Platine werden Sie sehen, dass die Eingänge der Gatter IC2/4 und IC3/1 bereits verbunden sind. Anhand dieser Verbindungen können Sie bereits Rückschlüsse auf die Antworten zu den Vorbereitungsfragen ziehen!

Die Eingänge des nicht genutzten Gatters IC3/4 dürfen nicht einfach offen gelassen werden, sondern müssen auf definierte Pegel (HIGH oder LOW) gelegt werden, um ein unkontrolliertes Schalten zu verhindern. Dies ist auf der Platine durch eine Verbindung zu +UB realisiert.

3.3. Vorbereitungsfragen

Frage 1: Berechnen Sie die Verlustleistung des Spannungsreglers, wenn er bei seiner minimalen und maximalen Eingangsspannung betrieben wird und der maximal erlaubte Strom fließt.

Frage 2: Wie kann man aus einem NAND bzw. einem NOR einen einfachen Inverter realisieren? Funktioniert das mit allen vorgestellten Gattertypen?

3. Vorbereitung des Versuchs

Frage 3: Schätzen Sie den minimalen und den maximalen Stromverbrauch durch die LEDs ab, wenn die Versorgungsspannung 5 V beträgt und die Vorwiderstände einen Wert von jeweils 2,2 kΩ besitzen und auf Masse gelegt sind. Beachten Sie, dass an einer roten LED im Durchlassbereich typischerweise eine Diodenspannung von 2 V abfällt.

Frage 4: Welcher Logikpegel muss am Vorwiderstand der LEDs anliegen, damit sie leuchten?

Die Zahlenwerte werden durch einen 4-bit Binärzähler mit den Ausgängen Q0 (2^0), Q1 (2^1), Q2 (2^2) und Q3 (2^3) erzeugt. Mit Hilfe einer Wahrheitstabelle soll nun der Zählerstand den entsprechenden LEDs zugeordnet werden.

Hier gibt es verschiedene Möglichkeiten. In der unten stehenden Tabelle sind einige Vorgaben gemacht, mit deren Hilfe Sie den Rest der Tabelle eindeutig ergänzen können.

Die Bezeichnung der LEDs und deren geometrische Anordnung ist aus Abbildung 3.8 ersichtlich.

Die Augenzahl 2 erscheint von links oben nach rechts unten, die Augenzahl 3 von links unten nach rechts oben.

Beachten Sie, dass der Reset-Eingang *active low* ist!

Frage 5: Ergänzen Sie mit diesen Vorgaben die nachfolgende Tabelle

1 $\hat{=}$ HIGH 0 $\hat{=}$ LOW x $\hat{=}$ don't care (Zustand ist egal)

Zähler	Q3	Q2	Q1	Q0	Augenzahl	LED1	LED2	LED3	LED4	LED5	LED6	LED7	RES
0	0	0	0	0		0	1	1	1	1	1	1	
1	0	0	0	1									
2	0	0	1	0									
3	0	0	1	1									
4	0	1	0	0									
5	0	1	0	1									
6	0	1	1	0	-	X	X	X	X	X	X	X	
7-15					-	X	X	X	X	X	X	X	X

Tabelle 3.1: Verknüpfungen einzelner LEDs

Mit dieser Tabelle ist die Zuordnung der Zählerausgänge zu den einzelnen LEDs gegeben. Um die Verknüpfung mit Hilfe von Logikgattern zu realisieren, ist es sinnvoll, möglichst einfache Ausdrücke zu finden. Wenn Sie die oben stehende Tabelle richtig ausgefüllt haben, können Sie sehen, dass die LEDs 2 und 3 immer gleichzeitig aktiv

3. Vorbereitung des Versuchs

sind. Dasselbe gilt für die Paare LED4/5 und LED 6/7. Diese LEDs können also paarweise parallel betrieben werden.

Um die Auswertung zusätzlich zu erleichtern, sind ein NAND-Gatter und ein NOR-Gatter schon fertig mit den Zählerausgängen Q0 und Q2 verknüpft. In Abbildung 3.11 sind an den Gattereingängen zusätzlich die Ausgänge des Zählers eingetragen.



Abbildung 3.11: Zwei angeschlossene Gatter für die Decodierlogik

Frage 6: Ergänzen Sie mit diesen Vorgaben die komplette Tabelle

Zähler	Q3	Q2	Q1	Q0	LED1	LED2/3	LED4/5	LED6/7	RES	A3	B13
0	0	0	0	0	0						
1	0	0	0	1	1						
2	0	0	1	0	0						
3	0	0	1	1	1						
4	0	1	0	0	0						
5	0	1	0	1	1						
6	0	1	1	0	x					x	x

Tabelle 3.2: Wahrheitstabelle für LED-Paare und weitere Signale

Frage 7: Warum sind die LED-Zustände bei Zählerzustand 6 unbestimmt?

Frage 8: Welcher der Zählerausgänge Q0 bis Q3 ist für die Funktion der Schaltung nicht weiter relevant?

Aus den restlichen Zählerausgängen müssen nun mit Hilfe der richtigen Verknüpfungen die LEDs angesteuert werden.

Zunächst wird LED1 betrachtet.

Mit Hilfe der obigen Tabelle ist zu sehen, dass LED1 genau die gleichen Zustände hat wie Q0. Somit könnte der Ausgang des Zählers Q0 direkt mit LED1 verbunden werden. Allerdings kann Q0 laut Datenblatt des ICs nicht genügend Strom liefern um die LED1 direkt zum Leuchten zu bringen. Die NOR-Gatter hingegen können genügend Strom liefern, allerdings entspricht der Gatterausgang nicht Q0, sondern eben der NOR-Verknüpfung von Q0 mit dem zweiten Gattereingang. Macht man das in der richtigen Art und Weise, erhält man am Ausgang den invertierten Q0 (siehe **Frage 2**). Ein weiterer Inverter, gebildet aus dem zweiten NOR, invertiert das Signal erneut und es ergibt sich der ursprüngliche Zustand. Der Ausgang wird nun mit LED1 verbunden und liefert immer das gleiche Signal wie Ausgang Q0.

Auf der Platine und dem Schaltplan sind diese Verbindungen schon vorhanden.

3. Vorbereitung des Versuchs

Im Beispiel 2 sollen nun LED4/5 über die Gatter angeschlossen werden: Aus der Tabelle ist zu entnehmen, dass sie nur bei Zählerstand „0“ und „1“ nicht leuchten. Bei den anderen Zählerständen leuchten sie immer, im Zählerstand „6“ ist der LED-Zustand egal, daher muss dieser Zustand nicht mehr betrachtet werden. Somit sind nur noch Zählerstand „0“ und „1“ interessant, und hier wiederum die Ausgänge Q2 und Q1, die bei beiden Zählerständen identisch (LOW) sind.

Die Verknüpfung der beiden Zustände muss dann zur Ansteuerung von LED4/5 ein HIGH ergeben, damit sie in dieser Kombination nicht leuchten. Aufgrund der vorhandenen ICs ist die Verknüpfung entweder mit einem NOR-Gatter oder mit einem NAND-Gatter zu realisieren. Betrachtet man die Wahrheitstabellen aus dem einführenden Kapitel, erkennt man, dass sich das NOR-Gatter am ehesten eignet, denn wenn Q2 und Q1 auf LOW liegen, dann ist sein Ausgang wie gewünscht auf HIGH.

Im Schaltplan am Ende des Manuskripts ist zu sehen, dass insgesamt zwei NOR-Gatter zur Verknüpfung existieren. IC2/4 ist schon fest mit Q0 und Q2 verdrahtet. Dadurch bleibt nur noch IC2/3 übrig, das nun mit Q2 und Q1 verbunden werden muss. Das geschieht mit den Lötstützpunkten. Pin 8 und Pin 9 von dem Gatter wird einmal mit den Lötstützpunkten von Q2 und einmal mit Q1 verbunden.

Der Ausgang des Gatters, also Pin 10, wird am Ende noch mit dem Lötstützpunkt L45 verbunden.

Frage 9: Lesen Sie die Verknüpfung für LED6/7 direkt aus der Tabelle 3.2 ab. Nutzen Sie dazu die Spalten A3 und B13.

Frage 10: Lesen Sie die Verknüpfung für LED2/3 direkt aus der Tabelle 3.2 ab. Nutzen Sie dazu die Spalten A3 und B13.

Frage 11: Bestimmen Sie nun die logischen Verknüpfungen für den Reset-Eingang. Schauen Sie zunächst, welcher der Ausgänge Q0, Q1 und Q2 einen beliebigen Zustand haben darf, wenn die Aussage $RES = 0$ zutrifft. Aus den verbleibenden beiden Ausgängen lässt sich nun die Verknüpfung für RES ermitteln. Überprüfen Sie anhand der restlichen Zustände, ob die Zuordnung eindeutig ist!

Frage 12: Erstellen Sie anhand der gefundenen Zusammenhänge die noch fehlende Verdrahtung der Gatter auf der Platine.

Vergleichen Sie Ihre Lösungen mit den bereits vorhandenen Verbindungen auf der Platine!

Dazu finden Sie im Anhang ein Lösungsblatt, in dem Sie verschiedene Varianten ausprobieren können. Achten Sie auf eine möglichst einfache Verdrahtung. Bei Überkreuzungen von Leitungen müssen Sie den isolierten Draht benutzen!

4. Durchführung des Versuchs

Im Folgenden wird der elektronische Würfel schrittweise aufgebaut und in Betrieb genommen. Beachten Sie unbedingt die Hinweise und gehen Sie in der vorgeschlagenen Reihenfolge vor.

4.1. Sicherheitshinweise

Die Spitze des LötKolbens kann bis zu 400 °C heiß werden! Es besteht Verbrennungsgefahr!

Legen Sie den LötKolben deshalb nur in der vorgesehenen Halterung ab, niemals auf die Arbeitsplatte.

An der Lötstation befindet sich ein Schwamm zum Reinigen der Lötspitze. Dieser muss immer mit Wasser angefeuchtet sein!

Beim Lötvorgang entwickelt sich Rauch, der durch verdampfendes Flussmittel im Lötzinn entsteht. Vermeiden Sie es, diese Dämpfe einzuatmen!

Beim Abzwicken von kurzen Drahtstücken mit dem Seitenschneider können Teile umherfliegen und ins Auge gehen.

Die kurzen Drahtstücke können durch Lüftungsschlitze in Geräte gelangen und dort Kurzschlüsse verursachen!

Knipsen Sie deshalb die Drähte vorsichtig ab und sammeln Sie die Abfallstücke wieder ein.

4.2. Werkzeuge und Geräte

Zur Bestückung der Platine mit anschließender Funktionskontrolle und zum Vermessen der Schaltung finden Sie folgende Hilfsmittel und Messgeräte an Ihrem Arbeitsplatz:

2 LötKolben	Flachzangen	1 Oszilloskop
Lötzinn	Abisolierzangen	Doppelnetzteil
Entlötlitze	Bauteile	Platinen
Draht (blank und isoliert)	2 Multimeter	

4.3. Bestückung der Platine

Es ist sehr zweckmäßig, bei der Bestückung mit den sehr flachen Bauteilen wie z.B. Drahtbrücken zu beginnen und am Ende die sperrigen, hohen Bauteile einzulöten.

Kontrollieren Sie die Lötstelle nach jedem Lötvorgang durch eine Sichtprüfung! Das Lötzinn muss silbern glänzen (es darf nicht matt erscheinen!) und sich mit Anschlussdraht und Leiterbahn sauber verbunden haben.

Kürzen Sie überstehende Anschlussdrähte direkt nach dem Einlöten.

Die ICs werden zunächst noch nicht in die Fassungen gesteckt!

Empfohlene Reihenfolge für die Bestückung:

4. Durchführung des Versuchs

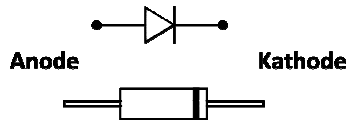
- Blanke Drahtbrücken

- Widerstände (richtige Werte beachten, siehe Bestückungsplan!)

Die Widerstandswerte sind durch farbige Ringe codiert. Am einfachsten ist es, die Werte mit dem Multimeter zu messen. Bedenken Sie, dass die Widerstände Fertigungstoleranzen haben (typ. 1 %, 5%).

- Diode (auf Orientierung achten!)

Dioden besitzen ein zylindrisches Glas- oder Plastikgehäuse, auf dem meist die Typenbezeichnung aufgedruckt ist. Ein farblich abgesetzter Ring um den Zylinder markiert die Kathode.



- IC-Fassungen (Kerbe in die richtige Richtung!)

- Isolierte Drähte

- Keramische Kondensatoren (richtige Werte beachten, siehe Bestückungsplan!)

- Lötnägel

- Taster

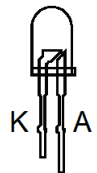
- Pfostenleiste für Kurzschlussbrücke

- Spannungsregler (auf Orientierung achten!)

Beachten Sie die Gehäuseform und die Lage der abgeflachten Seite auf dem Bestückungsdruck.

- LEDs (auf Polung achten!)

Die Anschlussbelegung von LEDs erkennt man bei fabrikneuen Bauteilen an dem verlängerten Anschlussdraht der Anode. Bei bereits benutzten LEDs sind die Anschlüsse meist auf dieselbe Länge gekürzt. Durch das Gehäuse der LED ist jedoch eine wannenförmige Verdickung zu erkennen, in der der eigentliche LED-Chip liegt. Dieser Anschluss ist die Kathode.

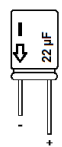


Im Zweifelsfall kann man auch den Durchgangsprüfer des Multimeters verwenden.

Bei den LEDs ist zusätzliche Sorgfalt geboten, da sie ja die gewürfelte Augenzahl anzeigen sollen. Nur wenn sie schön aufrecht und alle in gleicher Höhe montiert sind, ergibt sich ein schönes Bild!

Elektrolytkondensatoren (auf Polung achten!)

Normale Kondensatoren bestehen aus zwei metallischen Flächen bzw. dünnen Metallfolien, die durch eine dielektrische Schicht aus Keramik oder Kunststoff voneinander isoliert sind. Elektrolytkondensatoren – kurz Elkos - bestehen hingegen aus einer metallischen Anode (meist Aluminium) mit aufgerauter und damit sehr großer Oberfläche. Als Kathode dient ein Elektrolyt, der früher oft flüssig war, heute jedoch meist als Paste oder Feststoff vorliegt. Daher können alte Elkos ähnlich wie Batterien auch auslaufen! Der Elektrolyt ist ätzend und giftig! Die isolierende Schicht entsteht auf chemischem Wege. Sie ist sehr dünn, was in Verbindung mit der großen Oberfläche hohe Kapazitäten ergibt. Elkos sind mit Werten ab ca. 1 μF bis zu mehreren Farad (sog. GoldCap, UltraCap) erhältlich.



4. Durchführung des Versuchs

Wird ein Elko falsch gepolt, zersetzt sich die Isolationsschicht und es kann durch Elektrolyse auch Gas entstehen, das den Elko bei zu starkem Innendruck zerstört. Dabei treten umwelt- und gesundheitsschädliche Substanzen aus!

Die Elektrolytkondensatoren besitzen am Gehäuse einen farblich abgehobenen Streifen mit einem „-“ Zeichen darauf, der auf den negativen Pol des Kondensators zeigt.

Löten Sie an den Messpunkten „T“, „S“ und „+“ auf der Platine ein kurzes Stück blanken Draht ein und biegen Sie eine kleine Schlaufe. Das erleichtert das Befestigen einer Messspitze von Multimeter oder Oszilloskop.

Bevor die Schaltung an die Spannungsversorgung angeschlossen wird, muss eine Sichtkontrolle erfolgen! Kurzschlüsse durch Reste von Lötzinn oder unbeabsichtigt verbundene Leiterbahnen können zur Zerstörung von Bauelementen führen!

Es können auch so genannte Kalte Lötstellen auftreten. Sie sind optisch daran zu erkennen, dass die Oberfläche der Lötstelle metallisch grau und matt wirkt. Die Verbindung von Bauelement und Leiterbahn ist dann sehr schlecht (hoher Widerstand) oder sogar unterbrochen.

Kontrollieren Sie noch einmal die richtige Polung der Bauelemente. Eine Verpolung führt zur sofortigen Zerstörung!

4.4. Inbetriebnahme:

Zu beachten: Zur Inbetriebnahme wird die Schaltung aus einem Netzteil mit 9 V Spannung versorgt. Vor jeder Änderung an der Schaltung bzw. Bestückung muss die Spannung weggenommen werden.

Sollten während der schrittweisen Inbetriebnahme Abweichungen vom erwarteten Verhalten auftreten, überprüfen Sie sofort die Ursache!

Stellen Sie am Netzteil eine Spannung von ca. 9 V ein und verbinden sie es mit der Platine. Setzen Sie die Kurschlussbrücke JP₁ ein.

Überprüfen Sie mit Hilfe des Multimeters die Funktion des Spannungsreglers

Setzen Sie IC3 (74HC132) ein. Trennen Sie dazu vorher die Spannungsversorgung ab! Achten Sie auf die Orientierung der Kerbe!

Prüfen Sie mit dem Oszilloskop nach, ob die Takterzeugung funktioniert.

Aufgabe 1: Messen Sie die Frequenz des Taktgenerators mit Hilfe des Oszilloskops. Schauen Sie sich die Spannungsverläufe am Eingang und am Ausgang des Schmitt-Triggers an.

Setzen Sie nun den Zählerbaustein IC4 (74HC161) ein.

Aufgabe 2: Stellen Sie auf Kanal 1 des Oszilloskops den Takt dar und benutzen Sie ihn als Triggersignal. Mit dem zweiten Tastkopf können Sie nun die Zählerausgänge beobachten.

Setzen Sie nun den Baustein IC2 (74HC02) ein.

Schließen Sie den Zusatzkondensator an die Stifte C+ und C- an. Achten Sie auf die richtige Polung des Zusatzkondensators!

5. Zusätzliche Quellen und Hinweise

Prüfen Sie die Funktion der Umcodierung. Die LEDs müssten bei Tastendruck langsam von der Augenzahl 1 bis zur Augenzahl 6 durchzählen. Sie können nun den Zusatzkondensator wieder entfernen und mit dem schnellen Takt Würfeln.

Aufgabe 3: machen Sie 50 Würfe hintereinander und bestimmen Sie die Wahrscheinlichkeiten für die Augenzahlen 1 bis 6.

5. Zusätzliche Quellen und Hinweise

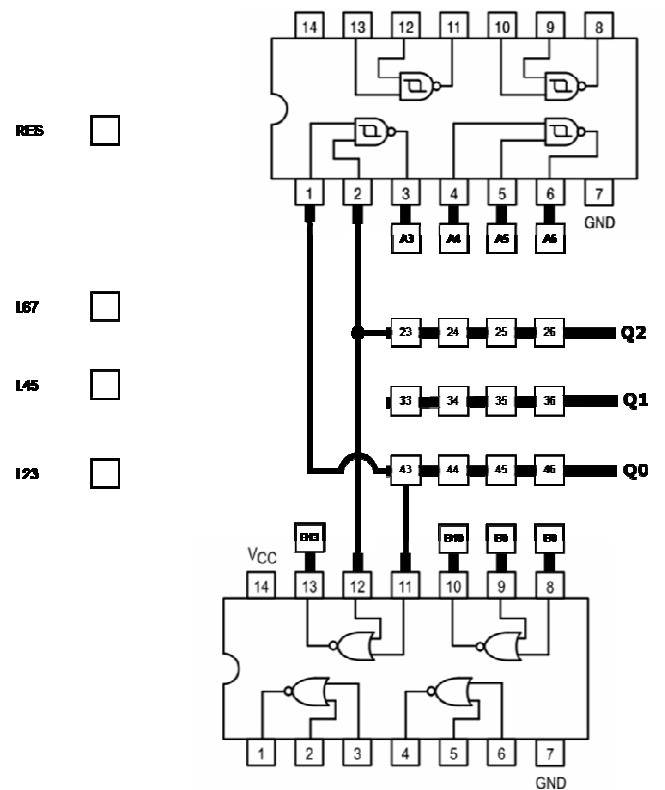
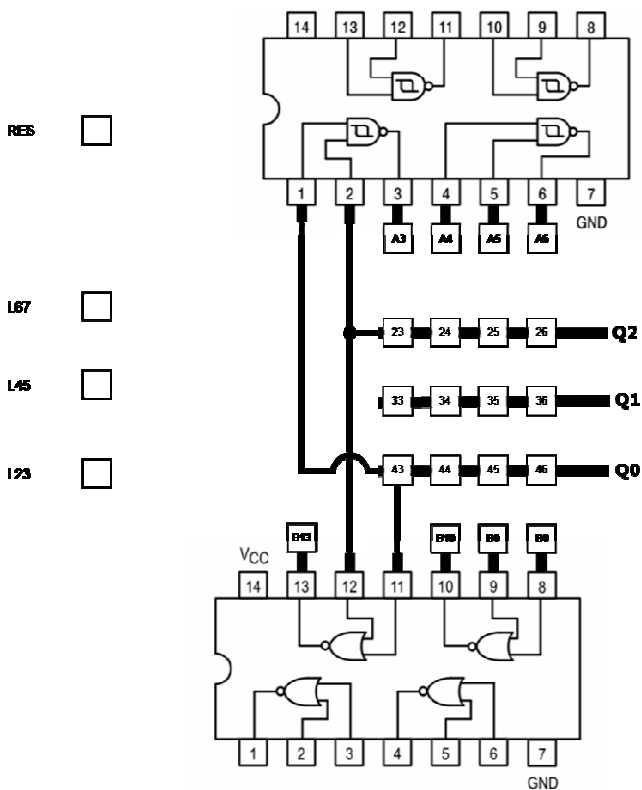
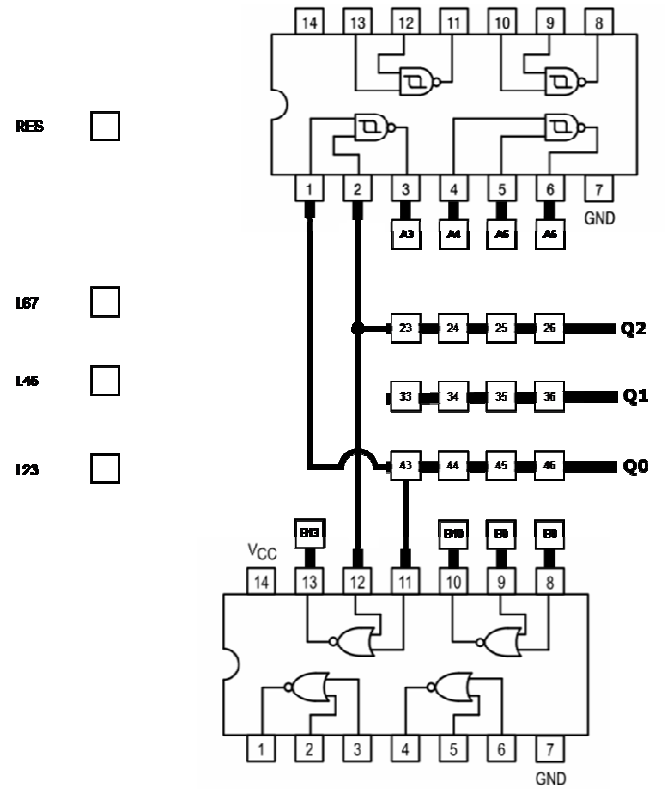
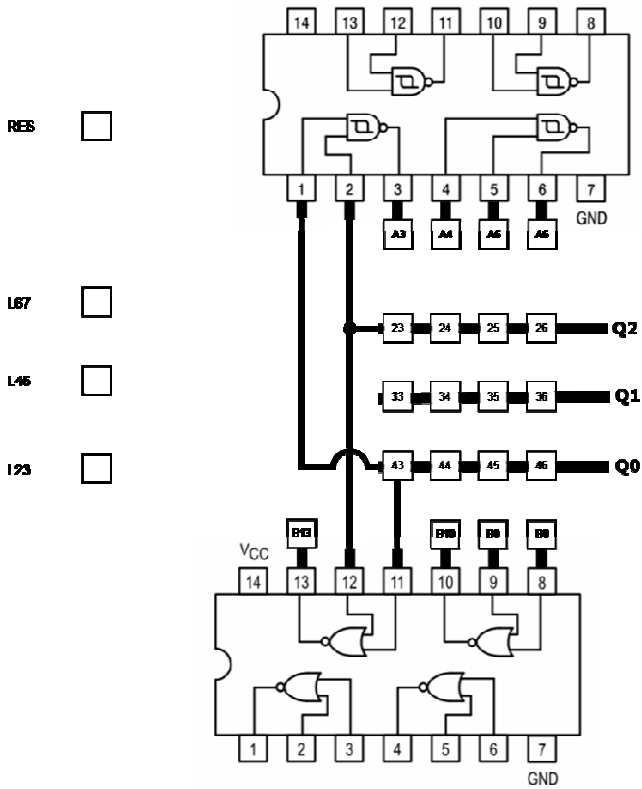
Im Web ist eine sehr schöne Applikation zu Logikbausteinen zu finden. Hier können einzelne Gatter und komplexere Logik-ICs virtuell ausprobiert werden, z.B.:

<http://tams-www.informatik.uni-hamburg.de/applets/hades/webdemos/10-gates/00-gates/chapter.html>

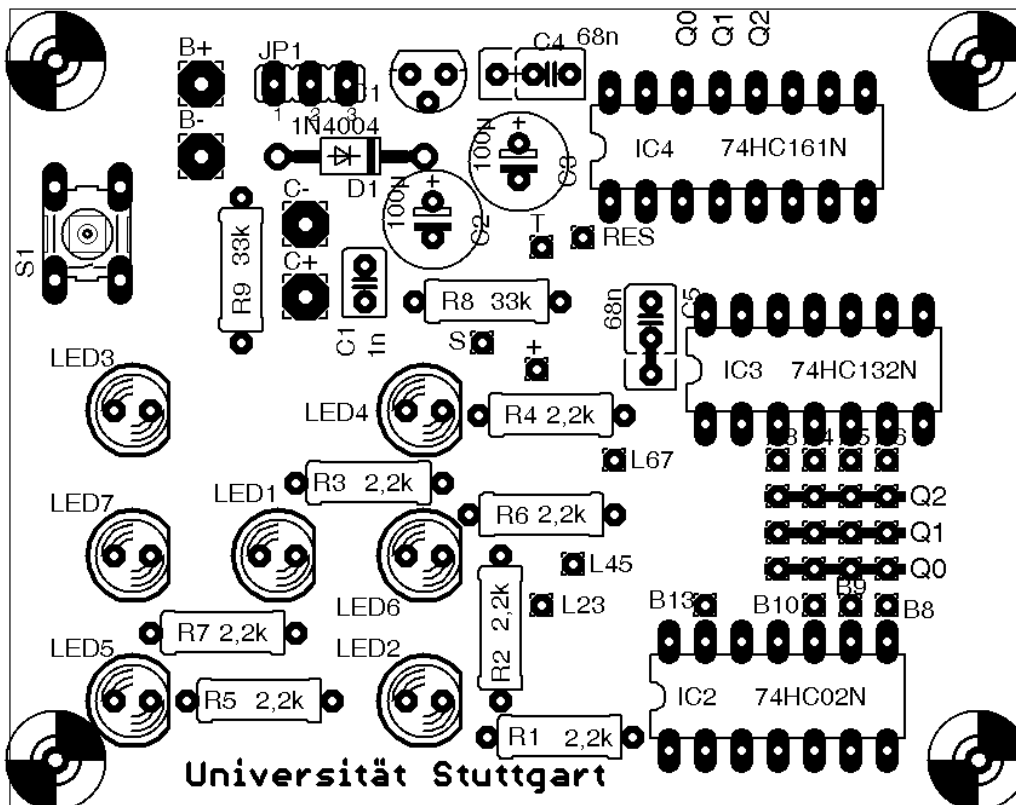
Der Schaltplan und das Platinenlayout wurden mit der frei verfügbaren Software EAGLE Light der Firma CADSOFT erstellt.

<http://www.cadsoft.de/>

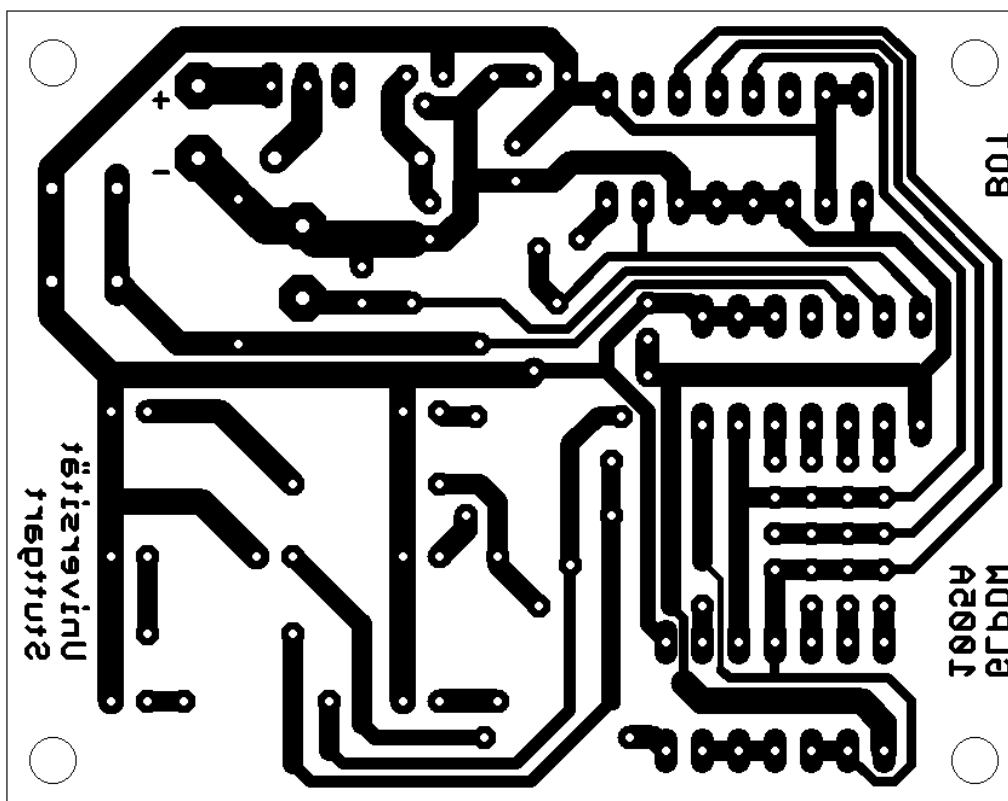
6. Lösungsblatt



7. Platine



Bestückungsseite



Leiterbahnseite (von oben gesehen)

8. Gesamtschaltplan

